

JPW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: Gosain, Dharam, Pai et al. ATTY. DOCKET NO. 09797909-5657
SERIAL NO. 10/645,805 GROUP ART UNIT: 2813
DATE FILED: August 21, 2003 EXAMINER: Schillinger, L. M.
INVENTION: METHOD OF PRODUCING CRYSTALLINE SEMICONDUCTOR
MATERIAL AND METHOD OF FABRICATING SEMICONDUCTOR
DEVICE

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

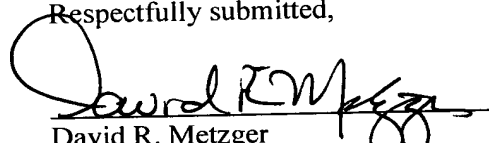
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

S I R:

Applicant herewith submits the certified copy of Japanese Ser. No. JP 2002-242614 filed August 22, 2002 and applicants claim priority to the August 21, 2003 date.

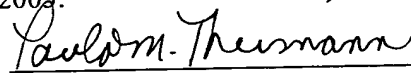
The Commissioner is authorized to charge any fees which may be due or credit any overpayments to Deposit Account No. 19-3140. A duplicate copy of this sheet is enclosed for that purpose.

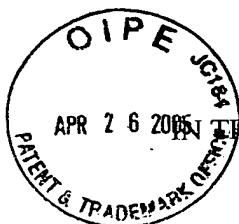
Respectfully submitted,

 (Reg. No. 32,919)
David R. Metzger
SONNENSCHN NATH & ROSENTHAL LLP
P.O. Box #061080
Wacker Drive Station - Sears Tower
Chicago, Illinois 60606-1080
Telephone 312/876-8000
Customer #26263
Attorneys for Applicants

CERTIFICATE OF MAILING

I hereby certify that a true copy of the foregoing Submission of Certified Copy of Priority Document was forwarded to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 via U.S. First Class mail on April 25, 2005.


Paula M. Theismann



THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: Gosain, Dharam, Pai et al. ATTY. DOCKET NO. 09797909-5657
SERIAL NO. 10/645,805 GROUP ART UNIT: 2813
DATE FILED: August 21, 2003 EXAMINER: Schillinger, L. M.
INVENTION: METHOD OF PRODUCING CRYSTALLINE SEMICONDUCTOR
MATERIAL AND METHOD OF FABRICATING SEMICONDUCTOR
DEVICE

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

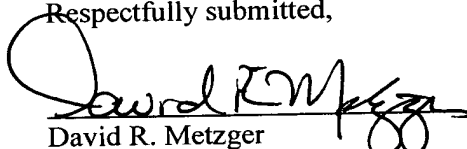
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

S I R:

Applicant herewith submits the certified copy of Japanese Ser. No. JP 2002-242614 filed August 22, 2002 and applicants claim priority to the August 21, 2003 date.

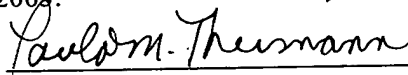
The Commissioner is authorized to charge any fees which may be due or credit any overpayments to Deposit Account No. 19-3140. A duplicate copy of this sheet is enclosed for that purpose.

Respectfully submitted,

 (Reg. No. 32,919)
David R. Metzger
SONNENSCHNATH & ROSENTHAL LLP
P.O. Box #061080
Wacker Drive Station - Sears Tower
Chicago, Illinois 60606-1080
Telephone 312/876-8000
Customer #26263
Attorneys for Applicants

CERTIFICATE OF MAILING

I hereby certify that a true copy of the foregoing Submission of Certified Copy of Priority Document was forwarded to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 via U.S. First Class mail on April 25, 2005.


Paula M. Theismann

SCPD 234 US00

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月22日

出 願 番 号

Application Number:

特願2002-242614

[ST.10/C]:

[JP2002-242614]

出 願 人

Applicant(s):

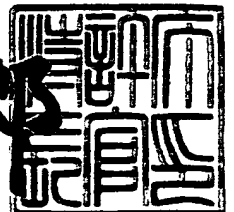
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2003年 5月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3039652

【書類名】 特許願

【整理番号】 0290459104

【提出日】 平成14年 8月22日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/20

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 ダラム パル ゴサイン

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 町田 暁夫

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 中野 一志

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 藤野 敏夫

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 佐藤 淳一

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100098785

【弁理士】

【氏名又は名称】 藤島 洋一郎

【手数料の表示】

【予納台帳番号】 019482

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9708092

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 結晶質半導体材料の製造方法および半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 半導体単結晶の複数の結晶粒からなる結晶質半導体材料の製造方法であって、

基板上に、前記半導体の非晶質材料または前記半導体の多結晶材料を形成する第 1 の工程と、

前記基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に熔融すると共に、前記半導体の非晶質または前記面方位以外の面方位を有する結晶粒が熔融する温度で、前記非晶質材料または前記多結晶材料に対して一様に複数回の加熱処理を施すことにより結晶質材料を形成する第 2 の工程と

を含むことを特徴とする結晶質半導体材料の製造方法。

【請求項 2】 前記半導体は、シリコン (S i)、ゲルマニウム (G e) および炭素 (C) のうちの少なくとも 1 種からなる

ことを特徴とする請求項 1 記載の結晶質半導体材料の製造方法。

【請求項 3】 前記基板と前記非晶質材料または前記多結晶材料との間にシリコン酸化膜を形成する

ことを特徴とする請求項 2 記載の結晶質半導体材料の製造方法。

【請求項 4】 前記面方位を { 1 0 0 } 面とする

ことを特徴とする請求項 3 記載の結晶質半導体材料の製造方法。

【請求項 5】 前記第 2 の工程において、前記非晶質材料または前記多結晶材料にパルスレーザを照射することにより加熱処理を施す

ことを特徴とする請求項 1 記載の結晶質半導体材料の製造方法。

【請求項 6】 前記パルスレーザをエキシマレーザとする

ことを特徴とする請求項 5 記載の結晶質半導体材料の製造方法。

【請求項 7】 前記パルスのパルス幅を 1 5 0 n s とする

ことを特徴とする請求項 6 記載の結晶質半導体材料の製造方法。

【請求項 8】 前記パルスを 1 0 回以上 4 0 0 回以下照射する

ことを特徴とする請求項 7 記載の結晶質半導体材料の製造方法。

【請求項 9】 前記基板を、ガラス材料またはプラスチック材料により形成する

ことを特徴とする請求項 1 記載の結晶質半導体材料の製造方法。

【請求項 1 0】 半導体単結晶の複数の結晶粒からなる結晶質半導体材料の製造方法であって、

基板上に、前記半導体の非晶質材料または前記半導体の多結晶材料を形成する第 1 の工程と、

前記基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、前記半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、前記非晶質材料または前記多結晶材料に対して一様に複数回の加熱処理を施すことにより第 1 結晶質材料を形成する第 2 の工程と、

前記第 1 結晶質材料に、高温領域および前記高温領域よりも低い温度の低温領域を有するように選択的に温度分布を形成すると共に、前記低温領域において前記面方位を有する前記結晶粒が部分的に溶融する温度で、複数回の加熱処理を施すことにより第 2 結晶質材料を形成する第 3 の工程と

を含むことを特徴とする結晶質半導体材料の製造方法。

【請求項 1 1】 前記半導体は、シリコン (S i)、ゲルマニウム (G e) および炭素 (C) のうちの少なくとも一種からなる

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 1 2】 前記基板と前記非晶質材料または前記多結晶材料との間にシリコン酸化膜を形成する

ことを特徴とする請求項 1 1 記載の結晶質半導体材料の製造方法。

【請求項 1 3】 前記面方位を { 1 0 0 } 面とする

ことを特徴とする請求項 1 2 記載の結晶質半導体材料の製造方法。

【請求項 1 4】 前記第 2 の工程において、前記非晶質材料または前記多結晶材料にパルスレーザを照射することにより加熱処理を施す

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 1 5】 前記パルスレーザをエキシマレーザとする

ことを特徴とする請求項 1 4 記載の結晶質半導体材料の製造方法。

【請求項 1 6】 前記パルスのパルス幅を 1 5 0 n s とする
ことを特徴とする請求項 1 5 記載の結晶質半導体材料の製造方法。

【請求項 1 7】 前記パルスを 1 0 回以上 4 0 0 回以下照射する
ことを特徴とする請求項 1 6 記載の結晶質半導体材料の製造方法。

【請求項 1 8】 前記第 3 の工程において、一方向に変調させることにより
前記温度分布を形成する

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 1 9】 前記第 3 の工程において、直交する二方向に変調させるこ
とにより前記温度分布を形成する

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 2 0】 前記第 3 の工程において、回折格子を用いることにより温
度分布を形成する

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 2 1】 前記第 3 の工程において、前記第 1 結晶質材料にパルスレ
ーザを照射することにより加熱処理を施す

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 2 2】 前記パルスレーザをエキシマレーザとする

ことを特徴とする請求項 2 1 記載の結晶質半導体材料の製造方法。

【請求項 2 3】 前記基板を、ガラス材料またはプラスチック材料により形
成する

ことを特徴とする請求項 1 0 記載の結晶質半導体材料の製造方法。

【請求項 2 4】 半導体単結晶の複数の結晶粒からなる半導体装置の製造方
法であって、

基板上に、前記半導体の非晶質材料または前記半導体の多結晶材料を形成する
第 1 の工程と、

前記基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融す
ると共に、前記半導体の非晶質または前記面方位以外の面方位を有する結晶粒が
溶融する温度で、前記非晶質材料または前記多結晶材料に対して一様に複数回の
加熱処理を施すことにより結晶質材料を形成する第 2 の工程と

を含むことを特徴とする半導体装置の製造方法。

【請求項 2 5】 前記半導体は、シリコン (S i)、ゲルマニウム (G e) および炭素 (C) のうちの少なくとも 1 種からなる

ことを特徴とする請求項 2 4 記載の半導体装置の製造方法。

【請求項 2 6】 前記基板と前記非晶質材料または前記多結晶材料との間にシリコン酸化膜を形成する

ことを特徴とする請求項 2 5 記載の半導体装置の製造方法。

【請求項 2 7】 前記面方位を { 1 0 0 } 面とする

ことを特徴とする請求項 2 6 記載の半導体装置の製造方法。

【請求項 2 8】 前記第 2 の工程において、パルスレーザとしてエキシマレーザを用いて、前記非晶質材料または前記多結晶材料を照射することにより加熱処理を施す

ことを特徴とする請求項 2 4 記載の半導体装置の製造方法。

【請求項 2 9】 半導体単結晶の複数の結晶粒からなる半導体装置の製造方法であって、

基板上に、前記半導体の非晶質からなる非晶質材料または多結晶材料を形成する第 1 の工程と、

前記基板面の垂直方向に対して、特定の面方位を有する結晶粒が部分的に溶融すると共に、前記半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、前記非晶質材料または前記多結晶材料に対して一様に複数回の加熱処理を施すことにより第 1 結晶質材料を形成する第 2 の工程と、

前記第 1 結晶質材料に、高温領域および前記高温領域よりも低い温度の低温領域を有するように選択的に温度分布を形成すると共に、前記低温領域において前記面方位を有する結晶粒が部分的に溶融する温度で、複数回の加熱処理を施すことにより第 2 結晶質材料を形成する第 3 の工程と

を含むことを特徴とする半導体装置の製造方法。

【請求項 3 0】 前記半導体は、シリコン (S i)、ゲルマニウム (G e) および炭素 (C) のうちの少なくとも 1 種からなる

ことを特徴とする請求項 2 9 記載の半導体装置の製造方法。

【請求項 3 1】 前記基板と前記非晶質材料または前記多結晶材料との間にシリコン酸化膜を形成する

ことを特徴とする請求項 3 0 記載の半導体装置の製造方法。

【請求項 3 2】 前記面方位を { 1 0 0 } 面とする
ことを特徴とする請求項 3 1 記載の半導体装置の製造方法。

【請求項 3 3】 前記第 3 の工程において、一方向に変調させることにより前記温度分布を形成する

ことを特徴とする請求項 2 9 記載の半導体装置の製造方法。

【請求項 3 4】 前記第 3 の工程において、直交する二方向に変調させることにより前記温度分布を形成する

ことを特徴とする請求項 2 9 記載の半導体装置の製造方法。

【請求項 3 5】 前記第 3 の工程において、回折格子を用いることにより温度分布を形成する

ことを特徴とする請求項 2 9 記載の半導体装置の製造方法。

【請求項 3 6】 前記第 2 の工程において、パルスレーザとしてエキシマレーザを用いて、前記非晶質材料または前記多結晶材料を照射することにより加熱処理を施す

ことを特徴とする請求項 2 9 記載の半導体装置の製造方法。

【請求項 3 7】 前記第 3 の工程において、パルスレーザとしてエキシマレーザを用いて、前記第 1 結晶質材料を照射することにより加熱処理を施す

ことを特徴とする請求項 2 9 記載の半導体装置の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、非晶質（アモルファス）半導体材料や多結晶半導体材料に加熱処理を施して結晶化させる結晶質半導体材料の製造方法およびそれを利用した半導体装置の製造方法に関する。

【 0 0 0 2 】

【従来の技術】

近年、基板上に素子がアレー状に配列された太陽電池や液晶表示装置の画素駆動トランジスタ等の半導体装置の研究・開発が盛んに行われている。また、最近、装置の高集積化および多機能化を図るために、これらの半導体素子を基板上に積層形成する三次元集積回路等の研究・開発が進められている。

【 0 0 0 3 】

これら半導体装置に用いられる基板材料として、安価でかつ大面積化が可能であることから、人工石英等のガラス材料やプラスチック材料が注目されている。一般的に、このような非晶質絶縁物材料からなる基板に半導体薄膜を堆積させると、非絶縁物材料の長距離秩序の欠如により、堆積された半導体薄膜の結晶構造は非晶質または多結晶となる。

【 0 0 0 4 】

【発明が解決しようとする課題】

例えば、液晶表示装置の画素駆動トランジスタとして薄膜トランジスタ (T F T ; Thin Film Transistor) が用いられるが、その動作領域 (チャネル領域) には、前述した基板の上に形成された多結晶シリコン (S i) 膜が用いられている。しかし、この多結晶シリコン膜の微細構造には結晶粒界がランダムに存在し、また、結晶粒によって面方位の配向が異なることから結晶性が悪いものとなっている。また、多結晶シリコン膜の結晶粒径が大きくなり、T F T のチャネル長に近づいてくると、特性に不均一が生じてしまう。このように、多結晶シリコン膜を用いた T F T 等の半導体素子は、単結晶シリコンを用いたものよりも性能がかなり劣っていた。

【 0 0 0 5 】

このような背景から、ガラス材料からなる基板の上に形成されるシリコン膜の単結晶化を図るための技術が提案されている。例えば、Z M R (Zone Melting R e-crystallization) 技術を用いて、酸化シリコン基板上に単結晶シリコン膜を形成することが試みられている (H.A. Atwater et al.: Appl. Phys. Lett. 41 (1982) 747、または、K. Egami et al.: Appl. Phys. Lett. 44 (1984) 962) 。また、この Z M R 技術を用いることにより、石英基板またはガラス基板上に、非常に大きな面積を有するシリコン膜が形成されている (A. Hara, et al.: A

MLCD Technical Digest p. 227, Tokyo 2002)。

【0006】

しかし、このようなZMR技術により大きな面積を有するシリコン膜を形成することはできるものの、結晶粒の配向の制御や結晶粒界の制御が難しい。そのため、ZMR技術により形成されるシリコン膜は結晶粒界がランダムに存在していることから、素子の均一化が非常に重要である半導体装置の三次元集積化に対応することが困難である。また、基板材料として期待されているプラスチック材料の耐熱性を考えると、ZMR技術は1450度程度の高温プロセスであることから、ZMR技術のような熱的負荷の大きなプロセスをプラスチック基板に適用することができない。一般的には、プラスチック基板の耐熱性を考えると、200度以下のプロセスが望ましい。

【0007】

また、最近、波長が532nmである、倍周波数ネオジウムレーザ(Nd:YVO₄レーザ)を用いて、シリコン窒化物からなるバッファ層上に、{111}面方位に配向したシリコン膜が作製されている(M. Nerding et al.: Thin Solid Films 383 (2001) 110)。しかし、最近のMOSトランジスタ等の半導体素子では{100}面方位に配向したシリコン膜が採用されているため、{111}面方位に配向したシリコン膜はトランジスタの製造プロセスには対応できない。ちなみに、このような半導体素子において{100}面方位に配向したシリコン膜が採用されているのは、{100}面方位に配向されたシリコン結晶が、この{100}面以外の面方位に比べて最も界面準位密度が低く、界面特性に敏感なトランジスタに適しているからである。

【0008】

以上のように、従来技術では、ガラス材料やプラスチック材料からなる基板の上に、結晶粒界を制御することや、基板の垂直方向に対して特定の面方位(例えばシリコンの場合には{100}面方位)に制御すること、基板の面内方向に対する方位も制御することが困難であった。そのため、半導体素子の均一化および高性能化を十分に図ることができないという問題があった。

【0009】

本発明はかかる問題点に鑑みてなされたもので、その目的は、プラスチック材料やガラス材料からなる基板に、低温度下で、結晶性の良い半導体材料を形成することが可能となる結晶質半導体材料の製造方法およびそれを利用した半導体装置の製造方法を提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】

本発明による第 1 の結晶質半導体材料の製造方法または第 1 の半導体装置の製造方法は、基板上に、半導体の非晶質材料または半導体の多結晶材料を形成する第 1 の工程と、基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質材料または多結晶材料に対して一様に複数回の加熱処理を施すことにより結晶質材料を形成する第 2 の工程とを含むものである。

【 0 0 1 1 】

本発明による第 2 の結晶質半導体材料の製造方法または第 2 の半導体装置の製造方法は、基板上に、半導体の非晶質材料または半導体の多結晶材料を形成する第 1 の工程と、基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質材料または多結晶材料に対して一様に複数回の加熱処理を施すことにより第 1 結晶質材料を形成する第 2 の工程と、第 1 結晶質材料に、高温領域および高温領域よりも低い温度の低温領域を有するように選択的に温度分布を形成すると共に、低温領域において前記面方位を有する結晶粒が部分的に溶融する温度で、複数回の加熱処理を施すことにより第 2 結晶質材料を形成する第 3 の工程とを含むものである。

【 0 0 1 2 】

本発明による第 1 の結晶質半導体材料の製造方法または第 1 の半導体装置の製造方法では、基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質材料または多結晶材料に対して一様に複数回の加熱処理が施されるようにしたので、結晶質材料が形成され、この結晶質材料が、基板

の垂直な方向に対して特定の面方位に優先配向され、シャープな結晶粒界が得られる。よって、結晶性の向上が図られる。

【 0 0 1 3 】

本発明による第 2 の結晶質半導体材料の製造方法または第 2 の半導体装置の製造方法では、第 2 の工程において、基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質材料または多結晶材料に対して一様に複数回の加熱処理が施されることにより第 1 結晶質材料が形成され、第 3 の工程において、第 1 結晶質材料に、高温領域および高温領域よりも低い温度の低温領域を有するように選択的に温度分布を形成すると共に、低温領域において前記面方位を有する結晶粒が部分的に溶融する温度で、複数回の加熱処理が施されるようにしたので、第 2 結晶質材料が形成され、この第 2 結晶質材料が、基板の垂直な方向に対して特定の面方位に優先配向されると共に、基板の面内方向の配向も制御され、これにより結晶粒界が制御される。従って、結晶性の向上が図られる。

【 0 0 1 4 】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【 0 0 1 5 】

なお、以下の実施の形態では、半導体装置として例えば図 1 に示した液晶表示装置 1 0 0 を製造する場合について具体的に説明する。ちなみに、この液晶表示装置 1 0 0 は、図示しない基板の上に、画素部 1 0 1 と、この画素部 1 0 1 の周辺部に設けられた周辺回路部 1 0 2 とを備えたものである。画素部 1 0 1 には、液晶層 1 0 3 と、この液晶層 1 0 3 を各画素に対応して駆動するためのマトリクス状に配列された複数の薄膜トランジスタ 1 0 4 とが形成されている。周辺回路部 1 0 2 はビデオ信号端子 1 0 5 を備え、入力した画像信号と共に水平走査信号を画素部 1 0 1 に送る水平走査部（水平走査回路；信号電極駆動回路） 1 0 6 と、垂直走査信号を画素部 1 0 1 に送る垂直走査部（垂直走査回路；走査電極駆動回路） 1 0 7 とにより構成されている。

【 0 0 1 6 】

この液晶表示装置 1 0 0 では、画像信号がビデオ信号端子 1 0 5 を介して水平走査部 1 0 6 に送られ、この水平走査部 1 0 6 から画像信号と共に水平走査信号が画素部 1 0 1 の各画素毎の薄膜トランジスタ 1 0 4 へ送られ、また垂直走査部 1 0 7 から垂直走査信号が画素部 1 0 1 の各画素毎の薄膜トランジスタ 1 0 4 へ送られることにより液晶層 1 0 3 のスイッチング制御がなされ、画像表示が行われるようになっている。

【 0 0 1 7 】

図 2 ないし図 1 4 は、本発明の一実施の形態に係る結晶質半導体材料の製造方法を説明するための図である。図 2 は非晶質膜 1 4 が形成された試料構造を表すものである。図 3 は、図 2 に示した試料構造に施す第 1 の加熱処理を説明するための図である。図 4 は、第 1 の加熱処理およびその後の第 2 の加熱処理に用いるエキシマレーザのパルスを説明するための図である。図 5 から図 7 は、非晶質膜 1 4 に第 1 の加熱処理により形成される結晶質膜 1 6 を説明するための図である。図 8 は第 2 の加熱処理を説明するための図である。図 9 は第 2 の加熱処理に用いる回折格子 3 1 を説明するための図である。図 1 0 から図 1 4 は、結晶質膜 1 6 に第 2 の加熱処理により結晶質膜 1 7 A または結晶質膜 1 7 B を形成することを説明するための模式図である。なお、図 5 から図 7 において、図 (A) は試料表面を表し、図 (B) は試料表面に照射するパルスの概略波形を表している。

【 0 0 1 8 】

なお、例えば { 1 0 0 } 面方位を有するシリコン結晶とは、 $\langle 1 0 0 \rangle$ 方向に優先配向した結晶のことであり、図面では、{ 1 0 0 } 面方位を有するシリコンの結晶（または結晶粒）を $\text{Si} (1 0 0)$ （または (1 0 0) ）と表している箇所もある。

【 0 0 1 9 】

まず、図 2 に示したように、例えば、ガラス材料からなる絶縁性の基板 1 1 を用意する。次に、基板 1 1 の上に、シリコン窒化物 (SiN_x : x は任意の正数) からなる、例えば厚さが 5 0 nm のシリコン窒化膜 1 2 を形成する。次いで、シリコン窒化膜 1 2 の上に、シリコン酸化物 (SiO_2) からなる、例えば厚

さが 120 nm のシリコン酸化膜 13 を形成する。シリコン窒化膜 12 およびシリコン酸化膜 13 は、例えば化学気相成長法 (CVD; Chemical Vapor Deposition) 法またはスパッタリング法により形成する。

【0020】

基板 11 は、例えばプラスチック材料からなるようにしてもよい。また、シリコン窒化膜 12 およびシリコン酸化膜 13 は保護膜としての機能を有しており、後述する非晶質膜 14 (すなわち後の多結晶膜 15、結晶質膜 16, 17A, 17B) がガラス材料からなる基板 11 に含まれる不純物により汚染されることを防止するためのものである。

【0021】

続いて、シリコン酸化膜 13 の上に、アモルファスシリコンからなる非晶質膜 14 を形成する。非晶質膜 14 は、例えば、CVD 法、プラズマ CVD (PECVD; Plasma Enhanced Chemical Vapor Deposition) 法、またはスパッタリング法により形成する。非晶質膜 14 の厚さは、例えば 10 nm ~ 200 nm とすることが好ましい。これは、後の結晶化工程において良好な結晶質膜 16, 17A, 17B を得ることができるからである。例えば、ここでは、40 nm の厚さで非晶質膜 14 を形成する。

【0022】

なお、非晶質膜 14 をプラズマ CVD 法により形成する場合には非晶質膜 14 に多量の水素が含有されてしまうので、非晶質膜 14 を形成したのちに、例えば、450℃の温度で2時間加熱することにより、または紫外線による急速熱アニール (RTA; Rapid Thermal Annealing) を行うことにより、水素を除去することが好ましい。

【0023】

[第1の加熱処理]

次いで、非晶質膜 14 に第1の加熱処理を行う。第1の加熱処理では、例えばパルスレーザとして XeCl エキシマレーザを用い、不活性ガス中、ここでは窒素雰囲気中で、非晶質膜 14 の表面に対してエネルギービーム E1 を複数回照射する。このエネルギービーム E1 は、非晶質膜 14 の表面に対して一様に照射す

るために、面ビームとする。

【0024】

この第1の加熱処理では、エネルギービームE1を、非晶質膜14（および後の多結晶膜15、結晶質膜16）において、基板11の垂直方向に対して例えば{100}面方位を有するシリコンの結晶粒が部分的に溶融すると共に、シリコンの非晶質または{100}以外の面方位を有する結晶粒が完全に溶融する温度となるように設定する。このときの温度設定は、そのパラメータとして、XeClエキシマレーザの照射強度、照射回数およびパルス幅を調整することにより行う。これについて説明する。

【0025】

{100}の面方位を有するシリコンの結晶粒は、この{100}以外の面方位を有する結晶粒に比べて融点が高い。また、{100}面方位に優先配向した結晶粒とシリコン酸化膜13との界面エネルギーは、{100}面方位以外の面方位に優先配向した結晶粒とシリコン酸化膜13との界面エネルギーよりも0.01mJ/cm²程度小さい。

【0026】

このようなことから、非晶質膜14の厚さが40nmである場合には、{100}の面方位を有する結晶粒の融点は、{100}以外の面方位を有する結晶粒のものより0.2度C程度高くなる(H.A. Atwate et al.: J. Electro Chemical Society 130 (1983) 2050)。このように{100}の面方位を有する結晶粒の融点が高いことは、ZMR法を用いてレーザ照射することにより、シリコンを溶融させ、この溶融したシリコンのその場観察を行うと、液相中に{100}の面方位を有するラメラと呼ばれる溶け残りが見られるとの報告からもわかる(W. G. Hawkins et al. Appl. Phys. Lett. 42 (1983) 358)。

【0027】

以上のことから、溶融したシリコンの液相中に{100}の面方位を有するラメラを溶け残りとして生じさせるために、{100}の面方位を有する結晶粒が部分的に溶融し、他の{100}以外の面方位を有する結晶粒が溶融する温度となるように、本実施の形態ではエネルギービームE1の照射強度を450mJ/

cm^2 程度に設定する。なお、このエネルギービーム E 1 の照射強度の大きさは、照射強度を計測するための計測機器による誤差があるのは言うまでもない。

【0028】

パルスの照射回数は、10回以上400回以下、例えば150回とする。これは、パルスの照射回数が10回より小さくなると、基板11の垂直方向に対する{100}面方位の配向度が非常に小さくなり、他方パルスの照射回数が400回より大きくなると、シリコンの総蒸発量が大きくなってしまふからである。

【0029】

XeClエキシマレーザはロングパルスレーザとし、そのパルス幅は例えば150nsとする(図4)。このような150nsというロングパルスを1回照射すると、本実施の形態のように非晶質膜14の厚さが40nmである場合には、パルス照射により溶融したシリコンの凝固時間(固相と液相とが混在している時間; Dwelling Time ともいう)が36nsとなる。これにより、1回のパルスの照射により、シリコン酸化膜13と溶融したシリコンとの界面が熱平衡状態になる確率が大きくなり、これらの界面では、界面のエネルギーを最小にするようにして{100}面方位を有するシリコンの結晶が発生する。また、このXeClエキシマレーザは、パルス照射時間が150ns程度であることからプロセスの低温化に有効であり、これにより基板材料としてプラスチック材料を用いることが可能となる。

【0030】

パルス間隔は、例えば0.1sとする。このパルス間隔では、前のパルス照射により溶融したシリコンが完全に凝固する。なお、本実施の形態ではパルス間隔の設定は特に重要ではない。

【0031】

以上をまとめると、第1の加熱処理の条件は下記のようになる。

照射条件

パルス幅	; 150ns
パルス間隔	; 0.1s
照射回数	; 150回

照射強度 ; 約 $450 \text{ mJ} / \text{cm}^2$

【0032】

このような照射条件で、まず1回目のパルス照射する。このとき、エネルギービームE1の照射強度を、 $\{100\}$ の面方位を有するシリコンが部分的に溶融すると共に、この面方位以外の面方位を有するシリコンが溶融する温度となるように設定したので、アモルファスシリコンが完全に溶融されて液相シリコン21が形成される(図3(A))。

【0033】

この液相シリコン21では、レーザパルスの照射中、溶融したシリコンの凝固時間が 36 ns となるので、シリコン酸化膜13と溶融したシリコンとの界面が熱平衡状態となる確率が大きくなり、これらの界面では、界面のエネルギーを最小にするようにして $\{100\}$ 面方位を有するシリコンの結晶22が確率的に発生する。1回のパルス照射が終了すると、シリコンの結晶22が確率的に結合し $\{100\}$ 面方位を有する結晶粒(固相シリコン)23が形成される。このようにして1回のパルス照射(図5(B))により、 $\{100\}$ 面方位に優先配向した正形状の結晶粒23が一部に生じた多結晶シリコンからなる多結晶膜15が形成される(図5(A))。

【0034】

続いて、多結晶膜15の表面に2回目のパルス照射を行うと、多結晶膜15のうち、1回目のパルス照射により形成された $\{100\}$ 面方位を有する結晶粒23が溶融せずラメラとして残り、それ以外の領域は1回目のパルス照射時と同様に溶融されて液相シリコン21となる(図3(B))。この液相シリコン21では、界面のエネルギーを最小にするようにして、1回目のパルス照射時と同様に $\{100\}$ 面方位を有する結晶22が確率的に発生する。2回目のパルス照射が終了すると、1回目のパルス照射時と同様に、このシリコンの結晶22が確率的に結合し $\{100\}$ 面方位を有する結晶粒23が新たに形成される。

【0035】

1回目、2回目のパルス照射と同様にパルス照射を続けていくと、それ以前のパルス照射により形成された $\{100\}$ 面方位の結晶粒23が溶融せずにラメラ

となり、それ以外の液相シリコン 21 において、シリコン酸化膜 13 と液相シリコン 21 の間で $\{100\}$ 面方位を有する結晶 22 が新たに発生する (図 3 (C))。パルス照射が終了すると、発生したシリコンの結晶 22 が確率的に結合し、 $\{100\}$ 面方位を有する結晶粒 23 が新たに形成される。このようにパルス照射を繰り返していくと (図 6 (B))、基板 11 の垂直方向に対して $\{100\}$ 面方位に優先配向した結晶粒 23 の数が増大していく (図 6 (A))。

【0036】

このようにして、図 7 (B) に示したようにパルス照射を重ねていき、非晶質膜 14 に対して 150 回のパルス照射を行うと、基板 11 の垂直方向に対して $\{100\}$ 面方位に優先配向された正形状のシャープな粒界を有する結晶質膜 16 が形成される (図 7 (A))。その面配向度は、例えば $\{100\}$ 面方位からのずれが 10 度以内で 80% 以上となる。また、結晶質膜 16 で基板 11 の面内方向には様々な面方位に配向されている。なお、 $\{100\}$ 面方位を有する結晶 22 を核として横方向の結晶成長も生じるが、この横方向成長は、液相シリコン 21 における $\{100\}$ 面方位の結晶 22 の発生による結晶成長と比較して無視できるものである。

【0037】

このように第 1 の加熱処理において、基板 11 の垂直方向に対して $\{100\}$ 面方位を有するシリコンの結晶粒が部分的に溶融すると共に、シリコンの非晶質または $\{100\}$ 以外の面方位を有する結晶粒が溶融する温度となるように、非晶質膜 14 に対して一様に 150 回のパルス照射を行うようにしたので、シリコン酸化膜 13 と液相シリコン 21 の間で $\{100\}$ 面方位を有する結晶 22 が新たに発生し、この発生したシリコンの結晶 22 が確率的に結合し $\{100\}$ 面方位を有するシリコンの結晶粒 23 が新たに形成されることが選択的に繰り返される。これにより、基板 11 の垂直方向に対して $\{100\}$ 面方位に優先配向された正形状の結晶質膜 16 が形成されると共に、この結晶質膜 16 ではその結晶粒界がシャープとなる。よって、結晶性の良い結晶質膜 16 を得ることが可能となる。

【0038】

また、エキシマレーザを用いて、パルスを照射することによりを加熱処理を施すようにしたので、プラスチック材料やガラス材料からなる基板 11 を用いても、低温度下で結晶性の良い結晶質膜 16 を得ることが可能となる。

【0039】

[第2の加熱処理]

続いて、第1の加熱処理により得られた結晶質膜 16 に第2の加熱処理を行う。この第2の加熱処理では、図8に示したように、例えば間隔 L でマスクとして回折格子 31 を設け、この回折格子 31 の上方から、窒素雰囲気中で例えば XeC1 エキシマレーザによりエネルギービーム E2 を複数回照射する。この回折格子 31 により、図9に示したように、エネルギービーム E2 を変調し、結晶質膜 16 に最高温度領域 16H およびこの最高温度領域 16H よりも低い温度の最低温度領域 16L を有するように選択的に温度分布を形成する。この最低温度領域 16L は、例えば {100} 面方位を有する結晶粒が部分的に熔融する温度とする。

【0040】

回折格子 31 は石英材料により形成されている。この回折格子 31 は非常に細かい複数の溝を有し、隣接する溝の間隔 a は例えば $2\mu\text{m}$ である。このように非常に細かい溝を有しているので、隣接する溝からの回折光同士で干渉が起こる。また、回折格子 31 により結晶質膜 16 に形成される干渉パターンのピッチ d は、エネルギービーム E1 が様々な入射角度 θ で入射したとすると、この入射角度 θ の項がキャンセルされ、 $d = a/2$ と表される。これによって、エネルギービーム E2 が様々な入射角度 θ で入射しても、干渉パターンのピッチは入射角度 θ の大きさの違いにより影響を受けない。

【0041】

エネルギービーム E2 の照射強度は、最低温度領域 16L が {100} 面方位を有する結晶粒が部分的に熔融する温度となるように例えば $450\text{mJ}/\text{cm}^2$ に設定する。これにより、最低温度領域 16L では {100} 面方位を有する結晶粒の一部がラメラ 24 として溶け残り固相シリコンとなる。他方、最低温度領域 16L 以外の領域では {100} 面方位を有する結晶粒が完全に溶解し、液相

シリコンとなる。このとき、固液界面において、ラメラ24の側面は $\{111\}$ 面を有するが(図10)、このラメラ24の $\{111\}$ 面は最大温度勾配方向を向くので、固液界面の方、すなわち最高温度領域16Hの方に対して $\{111\}$ 面が優先配向される。よって、結晶質膜16の温度分布を適宜変調すると、基板11の面内方向での結晶質膜16の方位を制御することが可能となる。

【0042】

例えばパルスを直交する二方向に変調する場合には、回折格子31としてマトリクス状に溝が形成されているものを用い、結晶質膜16の直交する二方向に温度分布を形成するようにして、下記条件でパルスレーザビームを照射する。ここで、回折格子のピッチ a を、例えば $2\mu\text{m}$ とし、間隔 L を例えば $150\mu\text{m}$ とする。

照射条件

パルス幅	;	150ns
パルス間隔	;	0.1s
照射回数	;	150回
照射強度	;	約 $450\text{mJ}/\text{cm}^2$

【0043】

まず、図11(A)に示したように、第1の加熱処理により得られた結晶質膜16を用意する。この結晶質膜16は、基板11の垂直方向には $\{100\}$ 面方位に優先配向され、基板11の面内方向には様々な方位を有している。次に、パルスを直交する二方向に変調することが可能である回折格子を用いて温度分布を形成する。すなわち、その対角線方向のそれぞれに2つの最高温度領域 $16H_2$ 、計4つの最高温度領域 $16H_2$ を形成し、これら最高温度領域 $16H_2$ に囲まれる領域に、最低温度領域 $16L_2$ を形成する(図11(B))。

【0044】

このとき、最低温度領域 $16L_2$ では上述したような温度としたので、パルスを1回照射すると、基板11の垂直方向に対して $\{100\}$ 面方位を有するラメラ24が溶融せずに残る。このラメラ24は、基板11の垂直方向には $\{100$

面方位が保持された状態で、これら最高温度領域 $16H_2$ の方にラメラ 24 の側面の $\{111\}$ 面が向くようにして回転する (図 11 (C))。1 回のパルス照射後、このラメラ 24 を核として、結晶が横方向に成長することにより結晶粒が形成される。この結晶粒は、基板 11 の垂直方向には $\{100\}$ 面方位が優先配向し、基板 11 の面内方向には $\{100\}$ 面が優先配向されたものである (図 12 (A), (B))。

【0045】

引き続き、パルスを繰り返し照射すると、このように面内方向に $\{100\}$ 面が優先配向された結晶粒の数が増大していき、150 回のパルス照射を行うと、基板 11 の垂直方向には $\{100\}$ 面方位が優先配向し、基板 11 の面内方向には $\{100\}$ 面が優先配向された結晶質膜 17A が形成される。また、基板 11 の面内方向に $\{100\}$ 面が優先配向されることにより、結晶質膜 17A の結晶粒界が制御される。なお、液相シリコンにおける $\{100\}$ 面方位の核の発生による結晶成長も行われるが、 $\{100\}$ 面方位を有する結晶粒を核とした横方向の結晶成長と比較して、この核発生による成長は無視できるものである。

【0046】

また、例えば、パルスを一方向に変調する場合には、回折格子 31 として一方向に溝が形成されているものを用い、結晶質膜 16 の一方向に温度分布を形成するようにして、下記条件でパルスレーザービームを照射する。ここで、回折格子のピッチ a を、例えば $2\mu m$ とし、間隔 L を例えば $150\mu m$ とする。

照射条件

パルス幅	;	$150ns$
パルス間隔	;	$0.1s$
照射回数	;	150回
照射強度	;	約 $450mJ/cm^2$

【0047】

まず、図 13 (A) に示したように、結晶質膜 16 を用意する。次に、回折格子 31 としてパルスを一方向に変調することが可能であるものを用いて温度分布を形成する。すなわち、一方向に 2 つの最高温度領域 $16H_1$ を形成し、これら

最高温度領域 $16H_1$ の間の領域に、最低温度領域 $16L_1$ を形成する（図 1 3 (B)）。この最低温度領域 $16L_1$ は、 $\{100\}$ 面方位を有する結晶粒が部分的に溶融する温度とする。

【0048】

このように最低温度領域 $16L_1$ の温度設定をしたので、パルスを 1 回照射すると、基板 11 の垂直方向に対して $\{100\}$ 面方位を有するラメラ 24 が溶融せずに残る。このラメラ 24 が、基板 11 の垂直方向には $\{100\}$ 面方位が保持された状態で、これら最高温度領域 $16H_2$ の方にラメラ 24 の側面の $\{111\}$ 面が向くようにして回転する（図 1 3 (C)）。1 回のパルス照射後、このラメラ 24 を核として、結晶が横方向に成長することにより結晶粒が形成される。この結晶粒は、基板 11 の垂直方向には $\{100\}$ 面方位が優先配向し、基板 11 の面内方向には $\{110\}$ 面が優先配向されたものである（図 1 4 (A), (B)）。

【0049】

引き続き、パルスを繰り返し照射すると、このように面内方向に $\{110\}$ 面が優先配向された結晶粒の数が増大していき、150 回のパルス照射を行うと、基板 11 の垂直方向には $\{100\}$ 面方位が優先配向し、基板 11 の面内方向には $\{110\}$ 面が優先配向された結晶質膜 17B が形成される。また、基板 11 の面内方向に $\{110\}$ 面が優先配向されることにより、結晶質膜 17B の結晶粒界が制御される。なお、液相シリコンにおける $\{100\}$ 面方位の核の発生による結晶成長も行われるが、 $\{100\}$ 面方位を有する結晶粒を核とした横方向の結晶成長と比較して、この核発生による成長は無視できるものである。

【0050】

このように第 2 の加熱処理において、マスクとして回折格子 31 を用い、この回折格子 31 の上方から、エネルギービーム E2 を 150 回照射することにより、結晶質膜 16 に最高温度領域 $16H$ および最低温度領域 $16L$ を有するように選択的に温度分布を形成し、この最低温度領域 $16L$ を $\{100\}$ 面方位を有する結晶粒が部分的に溶融する温度とするようにした。これにより、パルスを照射したときに発生するラメラ 24 が、基板 11 の垂直方向には $\{100\}$ 面方位が

保持された状態で、これら最高温度領域 1 6 H の方にラメラ 2 4 の側面の $\{111\}$ 面が向くようにして回転する。このラメラ 2 4 を結晶核として、結晶が横方向に成長することにより、基板 1 1 の垂直方向には $\{100\}$ 面方位が優先配向し、面内方向の面方位も制御された結晶質膜 1 7 A または結晶質膜 1 7 B が形成される。従って、基板 1 1 に垂直な方向に対して、 $\{100\}$ 面方位に優先配向されるだけでなく、基板 1 1 の面内方向の配向も制御され、これにより結晶粒界が制御される。従って、結晶性のより良い結晶質膜 1 7 A または結晶質膜 1 7 B を得ることが可能となる。

【0051】

また、エキシマレーザを用いて、パルスを照射することによりを加熱処理を施すようにしたので、プラスチック材料やガラス材料からなる基板を用いても、低温度下で結晶性の良い結晶質膜 1 7 A, 1 7 B を得ることが可能となる。

【0052】

このようにして結晶質膜 1 7 A, 1 7 B を形成した後、一般的な手法により、TFT の形成工程や液晶表示素子の製造工程などを行う。これらの工程は、素子分離後におけるゲート酸化膜の形成、ゲート電極形成後におけるソース領域およびドレイン領域の形成、層間絶縁膜の形成、コンタクトホール形成、メタル配線、ITO (Indium-Tin Oxide: インジウムと錫の酸化物混合膜) の形成、液晶の封入などの工程である。これにより、本実施の形態に係る多結晶膜の製造方法および半導体装置の製造方法に関する工程が終了し、図 1 に示した半導体装置が形成される。

【0053】

このように本実施の形態によれば、第 1 の加熱処理において、基板 1 1 の面内の垂直方向に対して、 $\{100\}$ 面方位を有するシリコンの結晶粒が部分的に溶融すると共に、シリコンの非晶質または $\{100\}$ 面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質膜 1 4 または多結晶膜 1 5 に対して一様に複数回の加熱処理を施すことにより、基板 1 1 の垂直な方向に対して $\{100\}$ 面方位に優先配向され、正形状のシャープな結晶粒界を有する良質な結晶質膜 1 6 を形成することができる。例えば、基板 1 1 の垂直方向に対して、例えば $\{10$

0) 面方位からのずれが10度以内で80%以上の{100}面方位に優先配向させることが可能となる。特に、XeClエキシマレーザを用いて、パルスを照射することにより加熱処理を施すようにしたので、プラスチック材料やガラス材料からなる基板を用いて、低温度下で結晶性の良い結晶質膜16を形成することが可能となり、これにより製造コストの低減を図ることができる。

【0054】

また、本実施の形態では、第2の加熱処理において、第1の加熱処理により形成された結晶質膜16に、回折格子31を用いて、最高温度領域16Hおよびこの最高温度領域16Hよりも低い温度の最低温度領域16Lを有するように選択的に温度分布を形成すると共に、最低温度領域16Lにおいて{100}面方位を有する結晶粒が部分的に溶融する温度で、複数回の加熱処理を施すようにしたので、基板11の垂直な方向に対して{100}面方位の優先配向を保持した状態で、基板11の面内方向の結晶粒界を制御すると共に、その結晶粒の面内配向も制御することが可能となる。例えば、直交する二方向に温度変調が可能な回折格子を用いると、基板11の垂直な方向に対して{100}面方位に優先配向され、基板11の面内方向には{100}面が優先配向された結晶質膜17Aを形成することができる。また、一方向に温度変調が可能な回折格子を用いると、基板11の垂直な方向に対して{100}面方位に優先配向され、基板11の面内方向には{110}面が優先配向された結晶質膜17Bを形成することができる。従って、この結晶性のより良い結晶質膜17Aまたは結晶質膜17BをTFT等の半導体素子の形成に用いることにより、半導体素子の均一化および高性能化を図ることが可能となる。

【0055】

以上、実施の形態を挙げて本発明を説明したが、本発明は上記実施の形態に限定されるものではなく、種々変形可能である。例えば、上記実施の形態では、第1の加熱処理では、パルスの照射回数を150回、照射強度を 450 mJ/cm^2 、およびパルス幅を150 nsとしたが、非晶質膜14（多結晶膜15、結晶質膜16）において、基板11の面内の垂直方向に対して例えば{100}面方位を有するシリコンの結晶粒が部分的に溶融すると共に、シリコンの非晶質また

は {100} 面方位以外の面方位を有する結晶粒が溶融する温度となるように、パルスの照射回数、照射強度およびパルス幅のそれぞれを調整することが可能である。

【0056】

また、上記実施の形態では、第2の加熱処理では、パルスの照射回数を150回、照射強度を 450 mJ/cm^2 、およびパルス幅を150 nsとしたが、結晶質膜17A、17Bの低温領域において {100} 面方位を有する前記結晶粒が部分的に溶融する温度となるように、パルスの照射回数、照射強度およびパルス幅のそれぞれを調整することが可能である。

【0057】

また、上記実施の形態では、第1の加熱処理および第2の加熱処理で、XeClエキシマレーザを用いてエネルギービームE1を照射するようにしたが、一般的な汎用の電気加熱炉（拡散炉）もしくはランプなどの他の方法により加熱するようにしてもよい。また、パルスレーザとしてXeClエキシマレーザを用いたが、XeClエキシマレーザ以外のレーザを用いるようにしてもよい。

【0058】

また、上記実施の形態では、第1の加熱処理または第2の加熱処理により、基板11の垂直方向に対して {100} 面方位に優先配向した正形状のほぼ単結晶よりなる結晶粒の群が碁盤目状に配列された準単結晶よりなる結晶質膜16、17A、17Bを形成する場合について説明したが、他の面方位に優先配向している結晶質膜16、17A、17Bを形成するようにしてもよい。

【0059】

更に、上記実施の形態では、シリコンよりなる結晶質膜16、17A、17B、すなわち結晶性半導体材料を製造する場合について説明したが、本発明は、他の結晶性半導体材料を製造する場合についても同様に適用することができる。特に、ダイヤモンド型結晶構造を有する他の共有結合型半導体、典型的には他のIV族半導体よりなる結晶質半導体材料を製造する場合は、上記実施の形態と全く同様である。なお、IV族半導体には、シリコン、ゲルマニウム(Ge)、炭素(C)などの元素半導体のほか、シリコン、ゲルマニウムおよび炭素からなる群

より選ばれた少なくとも1種からなる半導体、例えばSiGeあるいはSiCがある。

【0060】

また、上記実施の形態では、結晶質膜17Aまたは結晶質膜17Bを形成した後、一般的な手法により、TFTの形成工程や液晶表示素子の製造工程などを行うようにしたが、結晶質膜16を形成した後にTFTの形成工程や液晶表示素子の製造工程などを行うようにしてもよい。従って、この結晶性の良い結晶質膜16をTFT等の半導体素子の形成に用いることにより、半導体素子の均一化および高性能化を図ることが可能となる。

【0061】

更に、上記実施の形態では、本発明の半導体装置として液晶表示装置100を具体例に挙げて説明したが、本発明は、太陽電池等の他の半導体素子を備えた半導体装置にも適用することができる。

【0062】

〔実施例〕

図15(A)は、以下の条件で第1の加熱処理を施すことにより得られた結晶質膜のSEM (Scanning Electron Microscope) 写真である。図15(B), (C)は、それぞれND (Normal Direction) 方向およびRD (Rolling Direction) 方向のEBSP (Electron Back Scattering Pattern) 写真である。図16は、150回のパルス照射を行った後の、ガラス基板の垂直方向に対する{100}面方位の配向度を表したものである。図17は、200回のパルス照射を行った後の、ガラス基板の垂直方向に対する{100}面方位の配向度を表したものである。なお、図18は、図15に示したND方向(ガラス基板の垂直方向)、RD方向(ガラス基板の面内方向)を説明するための図である。なお、SEM写真は、セコエッチング (Secco etching) を施した結晶質膜のものである。セコエッチングとは、欠陥の存在する領域のエッチング速度が、他の完全な領域のそれとは異なるという性質を利用して、結晶質膜の粒界を明確にすることである。ここでは、エッチング溶液として、ニクロム酸カリウム ($K_2Cr_2O_7$)、フッ化水素 (HF)、および水 (H_2O) のそれぞれを含む比率が、1:2:9

である水溶液を使用した。

【0063】

試料構造

非晶質シリコン膜（膜厚40nm）／SiO₂膜（膜厚120nm）／SiNx膜（膜厚50nm）／ガラス基板

照射条件

パルス幅 ; 150ns
 パルス間隔 ; 0.1s
 照射回数 ; 150回
 照射強度 ; 約450mJ/cm²

【0064】

これにより第1の加熱処理において、非晶質シリコン膜が結晶化し、ガラス基板の垂直方向に対して{100}面方位に優先配向された結晶質膜が形成されることがわかる。この{100}面方位の配向度は、{100}面方位からのずれが10度以内で83%となることがわかる。更に、パルス照射回数を200回まで上げると、{100}面方位の配向度は、{100}面方位からのずれが10度以内で96.4%まで上げることができるとわかる。また、ガラス基板の面内方向では結晶粒が様々な方位を向いていることがわかる。

【0065】

ちなみに、図19(A)，(B)は、パルスを50回，100回，150回照射した試料のX線解析の一部を表したものである。図19において、(A)は{100}ピークを表し、(B)は{111}ピークを表している。図19(C)は、パルスを150回照射した試料でのX線解析の全体を表したものである。これにより、パルス照射の回数の増大に伴い、{100}面方位を有するシリコンのピークが大きくなっていき、その一方で{111}面方位を有するシリコンのピークが小さくなっていくことがわかる。

【0066】

図20は、第1の加熱処理の後、パルスを一方向に変調することが可能である回折格子を用い、以下の条件で第2の加熱処理を施すことにより得られた結晶質

膜のEBSP写真である。この写真はガラス基板の面内方向に対するものである。これにより、ガラス基板の垂直方向には{100}面方位が優先配向された状態で、ガラス基板の面内方向には{110}面が優先配向されることがわかる。

照射条件

パルス幅	;	150 ns
パルス間隔	;	0.1 s
照射回数	;	150回
照射強度	;	約450 mJ/cm ²

【0067】

このようにして第1の加熱処理の後、パルスを一方向に変調することが可能である回折格子を用いて第2の加熱処理を施すことにより、ガラス基板の垂直方向には{100}面方位が優先配向されると共に、ガラス基板の面内方向には{110}面が優先配向されることがわかる。

【0068】

図21は、このようにして得られた結晶質膜のSEM写真である。これにより、第1の加熱処理および第2の加熱処理を施すことにより結晶質膜の結晶粒界も制御されていることがわかる。なお、SEM写真は、セコエッチングを施した後の結晶質膜のものである。

【0069】

【発明の効果】

以上説明したように請求項1ないし9のいずれか一項に記載の結晶質半導体材料の製造方法、または、請求項24ないし28のいずれか一項に半導体装置の製造方法によれば、基板の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質膜または多結晶膜に対して一様に複数回の加熱処理を施すことにより結晶質膜を形成するようにしたので、この結晶質膜を、基板の垂直な方向に対して特定の面方位に優先配向させることが可能となる。よって、良質な結晶質膜を形成することができ、この良質な結晶質膜をTFT等の半導体素子の形成に用いることにより、半導体素子の均一化および高性能化を図ること

が可能となる。

【 0 0 7 0 】

特に、請求項 6 記載の結晶質半導体の製造方法、または、請求項 2 8 に記載の半導体装置の製造方法によれば、エキシマレーザを用いて、パルスを照射することにより加熱処理を施すようにしたので、プラスチック材料やガラス材料からなる基板にでも、低温度下で結晶性の良い結晶質膜を形成することが可能となり、これにより製造コストの低減を図ることができる。

【 0 0 7 1 】

また、本発明による請求項 1 0 ないし 2 3 のいずれか一項に記載の結晶質半導体材料の製造方法、または、請求項 2 9 ないし 3 7 のいずれか一項に半導体装置の製造方法によれば、第 2 の工程において、基板面の垂直方向に対して特定の面方位を有する結晶粒が部分的に溶融すると共に、半導体の非晶質または前記面方位以外の面方位を有する結晶粒が溶融する温度で、非晶質膜または多結晶膜に対して一様に複数回の加熱処理を施すことにより第 1 結晶質膜を形成し、第 3 の工程において、第 1 結晶質膜に、高温領域および前記高温領域よりも低い温度の低温領域を有するように選択的に温度分布を形成すると共に、低温領域において前記面方位を有する結晶粒が部分的に溶融する温度で、複数回の加熱処理を施すことにより第 2 結晶質膜を形成するようにしたので、基板の垂直な方向に対して特定の面方位に優先配向させると共に、基板の面内方向の配向も制御することが可能となり、これによって結晶粒界の制御が可能となる。従って、良質な結晶質膜を形成することができ、この良質な結晶質膜を T F T 等の半導体素子の形成に用いることにより、半導体素子の均一化および高性能化を図ることが可能となる。

【 0 0 7 2 】

特に、請求項 1 5 および請求項 2 2 記載の結晶質半導体の製造方法、または、請求項 3 6 および請求項 3 7 に記載の半導体装置の製造方法によれば、エキシマレーザを用いて、パルスを照射することにより第 1 の加熱処理および第 2 の加熱処理を施すようにしたので、プラスチック材料やガラス材料からなる基板にでも、低温度下で結晶性の良い結晶質膜を形成することが可能となり、これにより製造コストの低減を図ることができる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態に係る方法を用いて製造される液晶表示装置の構造を模式的に表したブロック図である。

【図 2】

本発明の一実施の形態に用いる試料構造を表すものである。

【図 3】

第 1 の加熱処理を説明するための断面図である。

【図 4】

図 2 に示したパルスレーザのパルスの概形を表すものである。

【図 5】

図 2 に示した工程を説明するための平面図である。

【図 6】

図 2 に示した工程を説明するための平面図である。

【図 7】

図 2 に示した工程を説明するための平面図である。

【図 8】

第 2 の加熱処理を説明するための断面図である。

【図 9】

図 8 に示した回折格子を説明するための断面図である。

【図 1 0】

第 2 の加熱処理で形成されるラメラの模式図である。

【図 1 1】

第 2 の加熱処理を説明するための模式図である。

【図 1 2】

図 1 1 に続く第 2 の加熱処理を説明するための模式図である。

【図 1 3】

第 2 の加熱処理を説明するための模式図である。

【図 1 4】

図 1 3 に続く第 2 の加熱処理を説明するための模式図である。

【図 1 5】

第 1 の加熱処理後を施した試料の S E M 写真および E B S P 写真である。

【図 1 6】

第 1 の加熱処理を施した試料の結晶の配向度を表すものである。

【図 1 7】

第 1 の加熱処理を施した試料の結晶の配向度を表すものである。

【図 1 8】

第 1 の加熱処理を施した試料の結晶の配向を説明するためのものである。

【図 1 9】

第 1 の加熱処理を施した試料を X 線解析したものを表すものである。

【図 2 0】

第 2 の加熱処理を施した試料の E B S P 写真である。

【図 2 1】

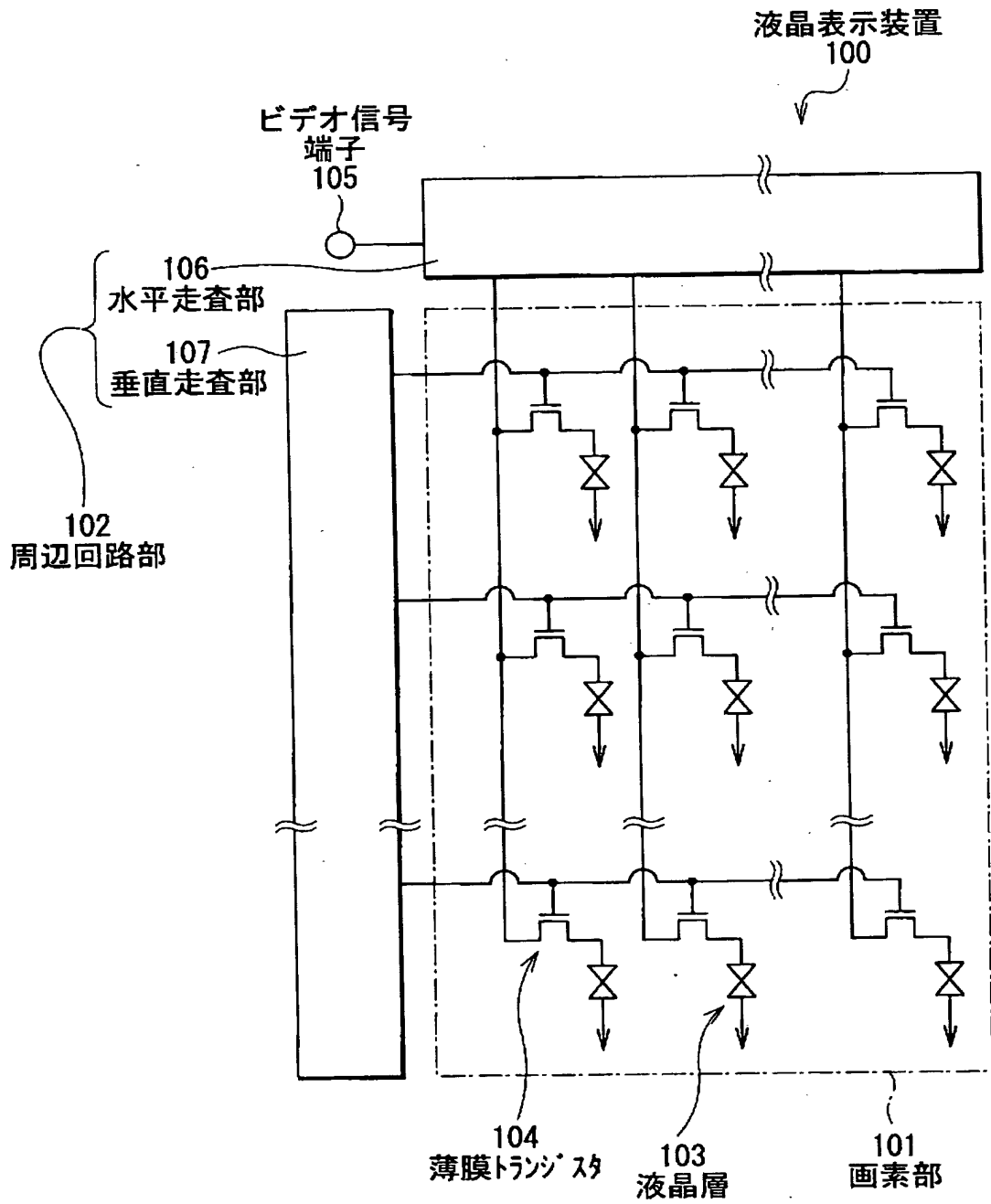
第 2 の加熱処理を施した試料の S E M 写真である。

【符号の説明】

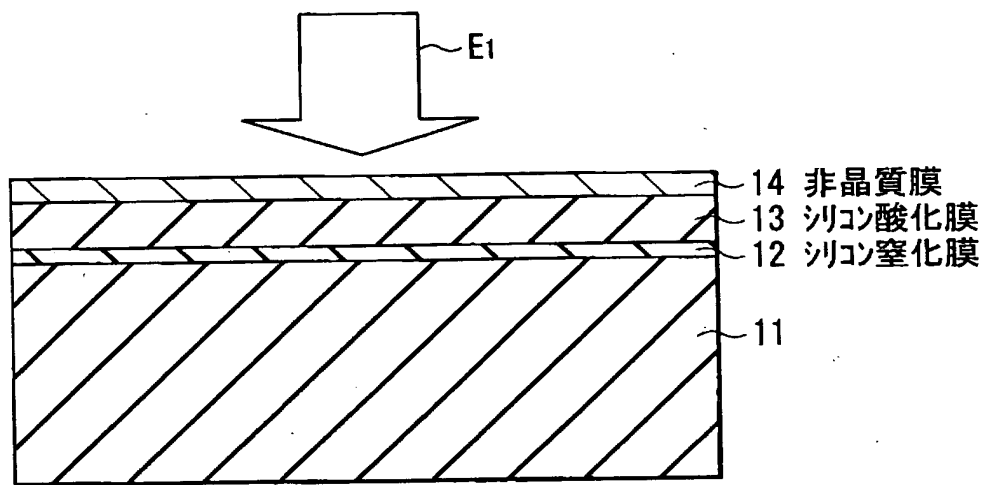
1 1 … 基板、1 2 … シリコン窒化膜、1 3 … シリコン酸化膜、1 4 … 非晶質膜、1 5 … 多結晶膜、1 6, 1 7 A, 1 7 B … 結晶質膜、1 6 H, 1 6 H₁, 1 6 H₂ … 最高温度領域、1 6 L, 1 6 L₁, 1 6 L₂ … 最低温度領域、2 1 … 液相シリコン、2 2 … 結晶、2 3 … 結晶粒、2 4 … ラメラ、3 1 … 回折格子、E 1, E 2 … エネルギービーム

【書類名】 図面

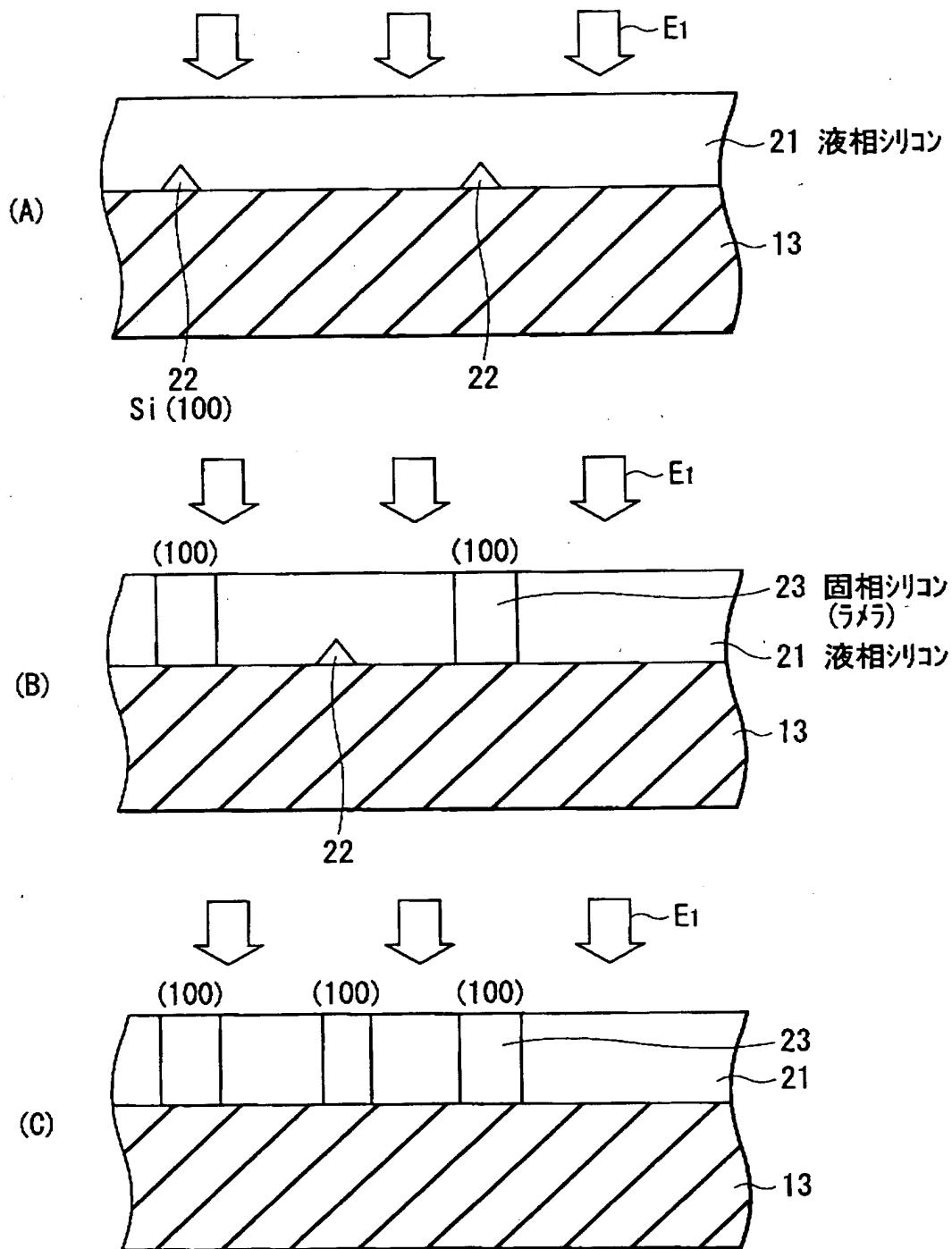
【図1】



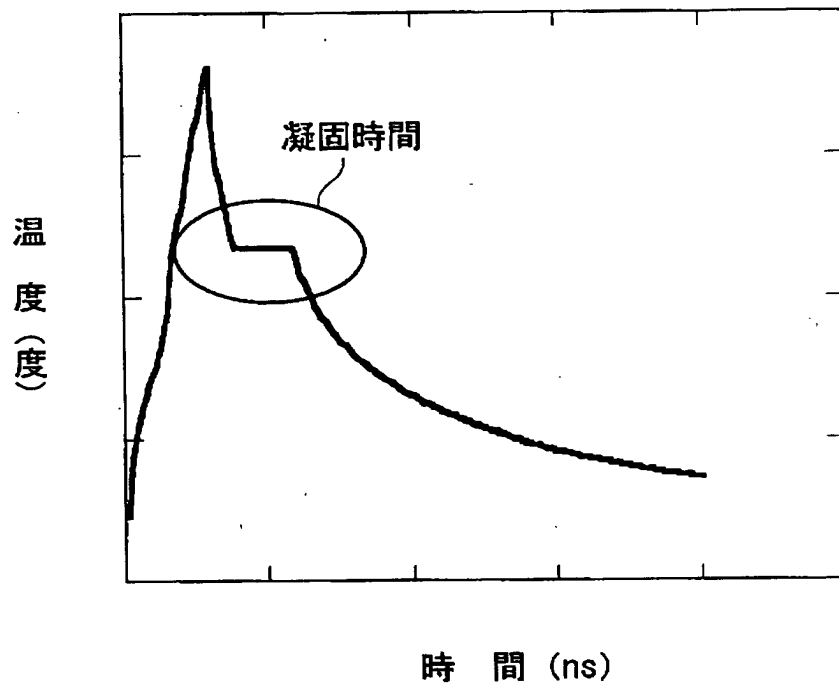
【図2】



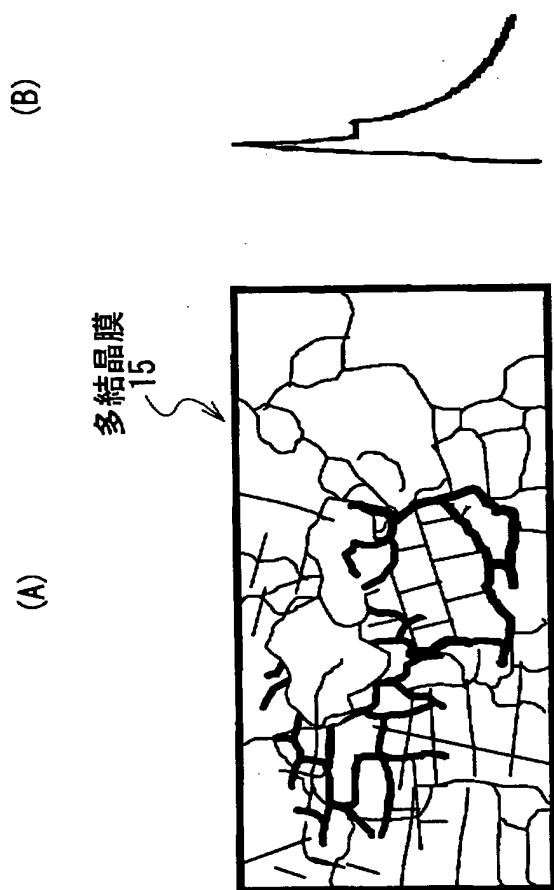
【図 3】



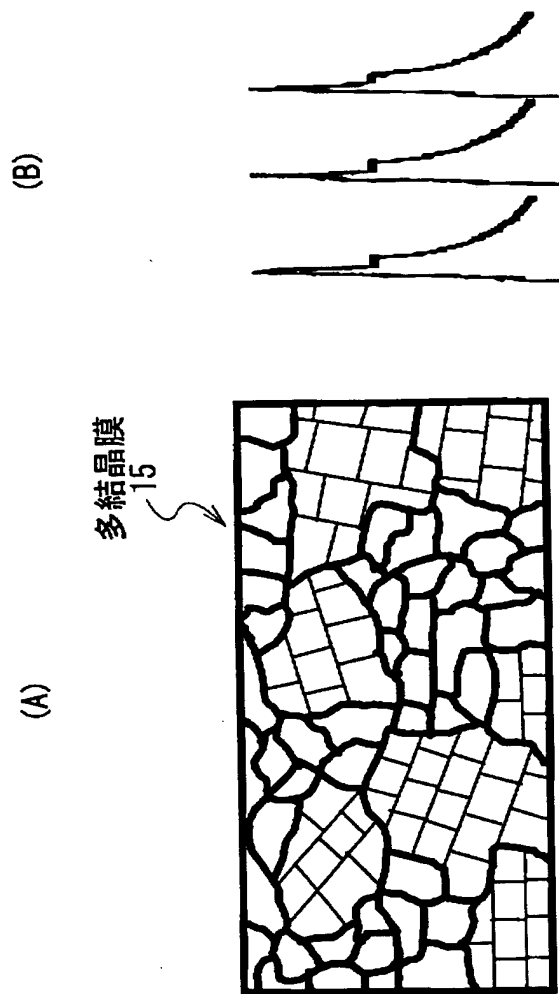
【図4】



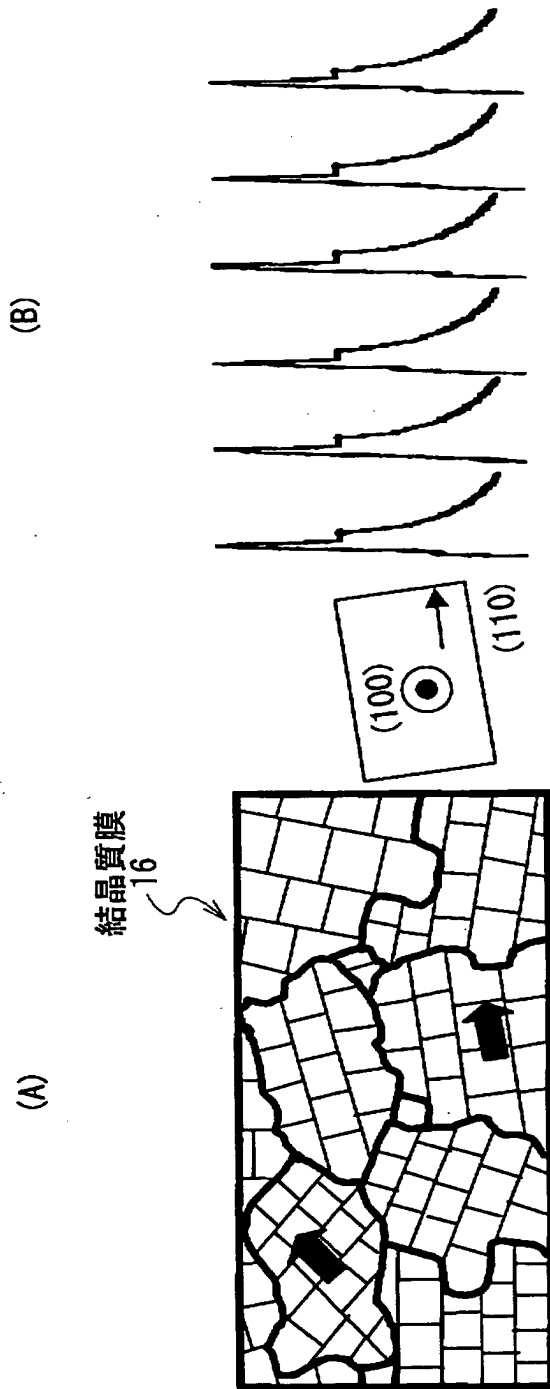
【図 5】



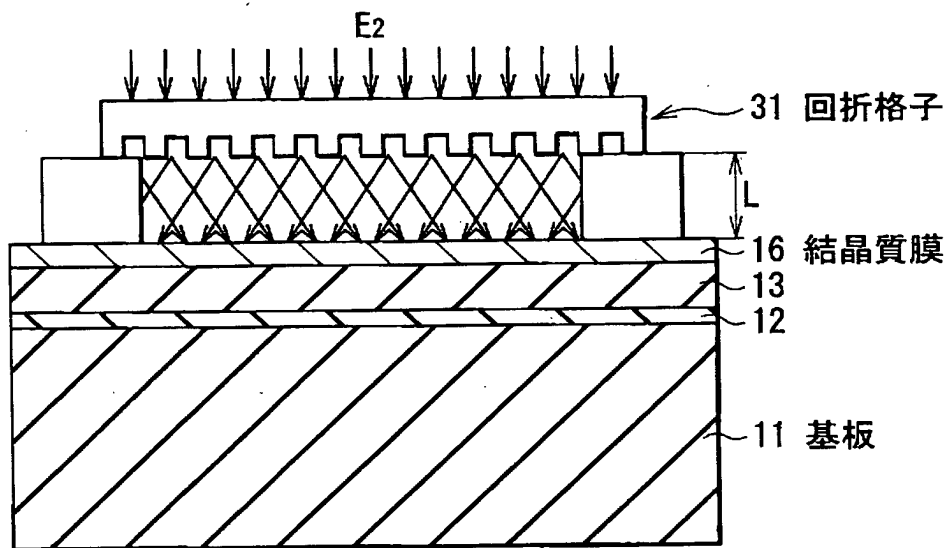
【図 6】



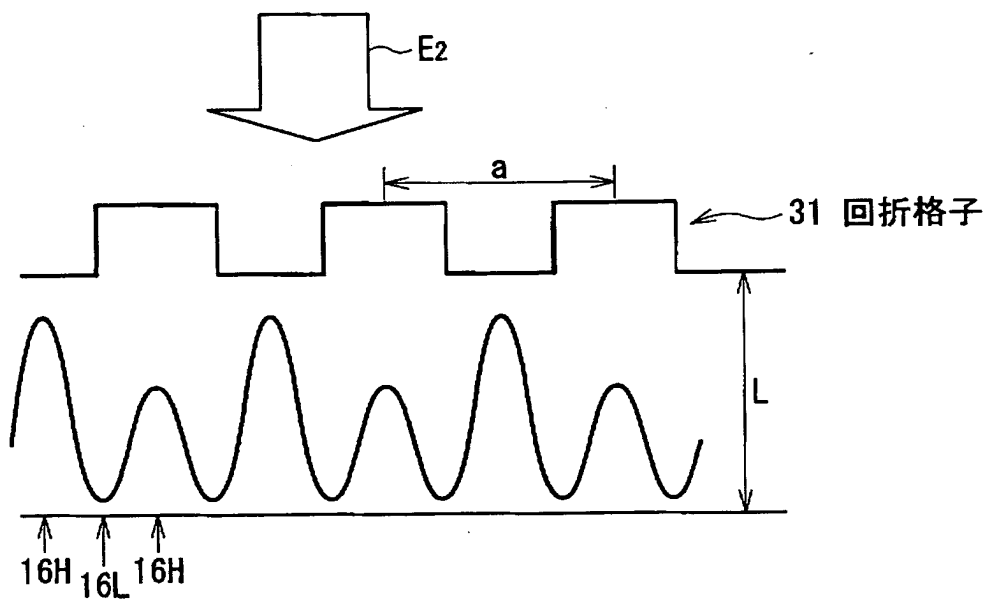
【図 7】



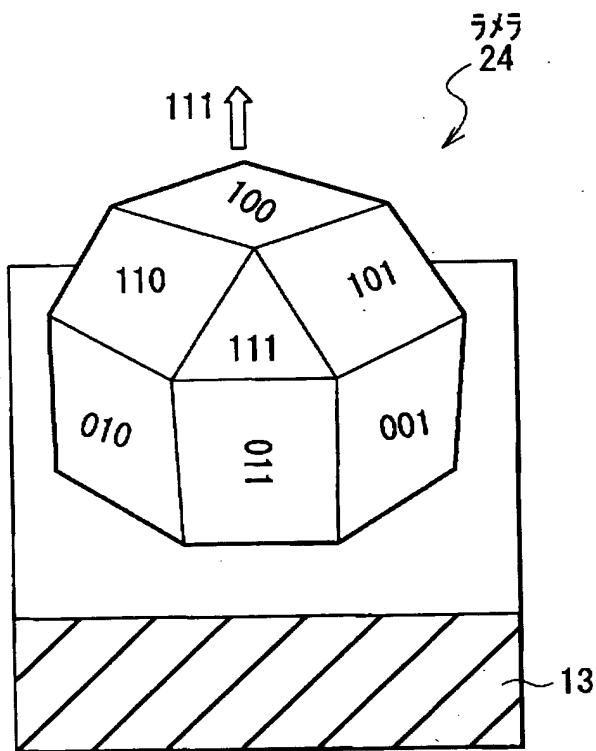
【図 8】



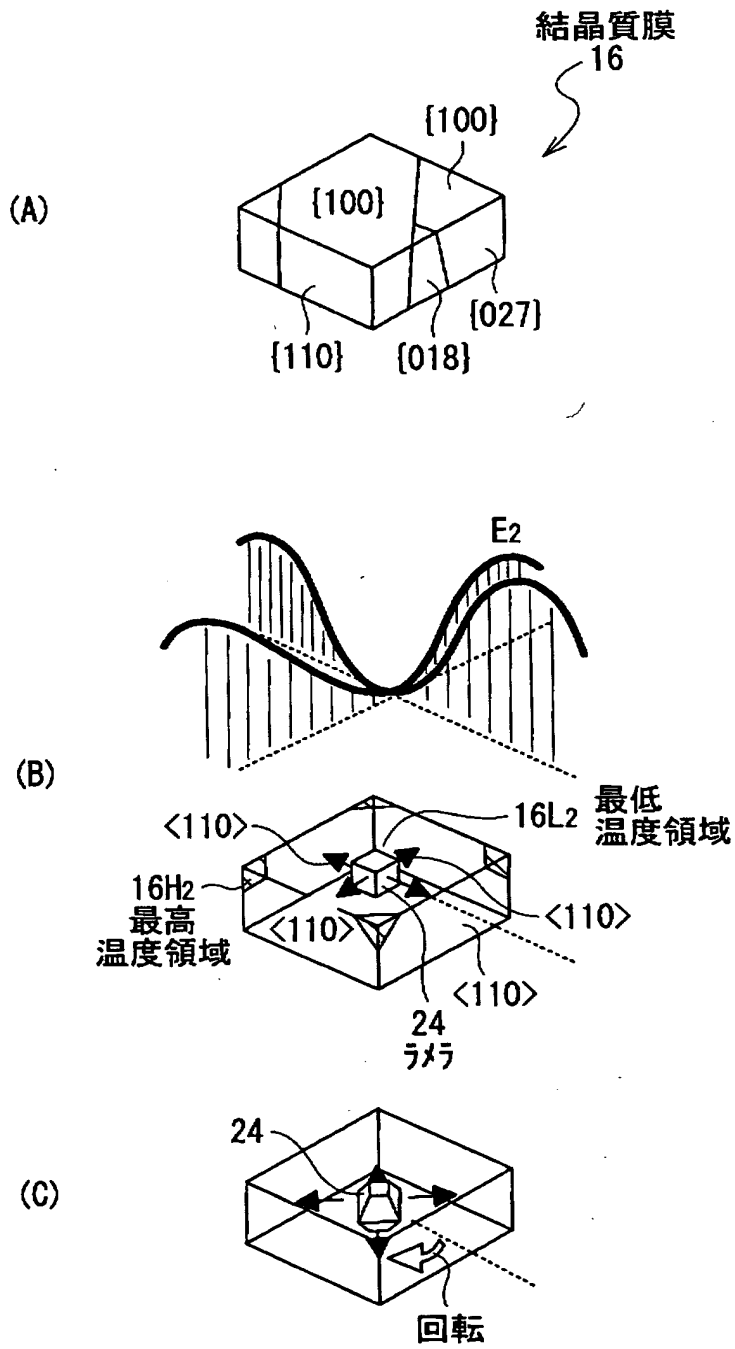
【図 9】



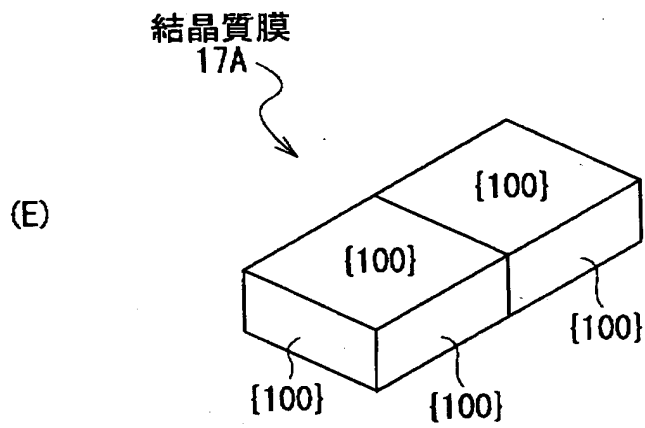
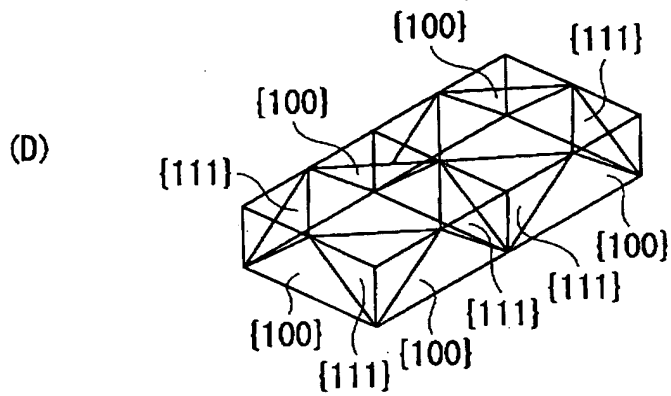
【図10】



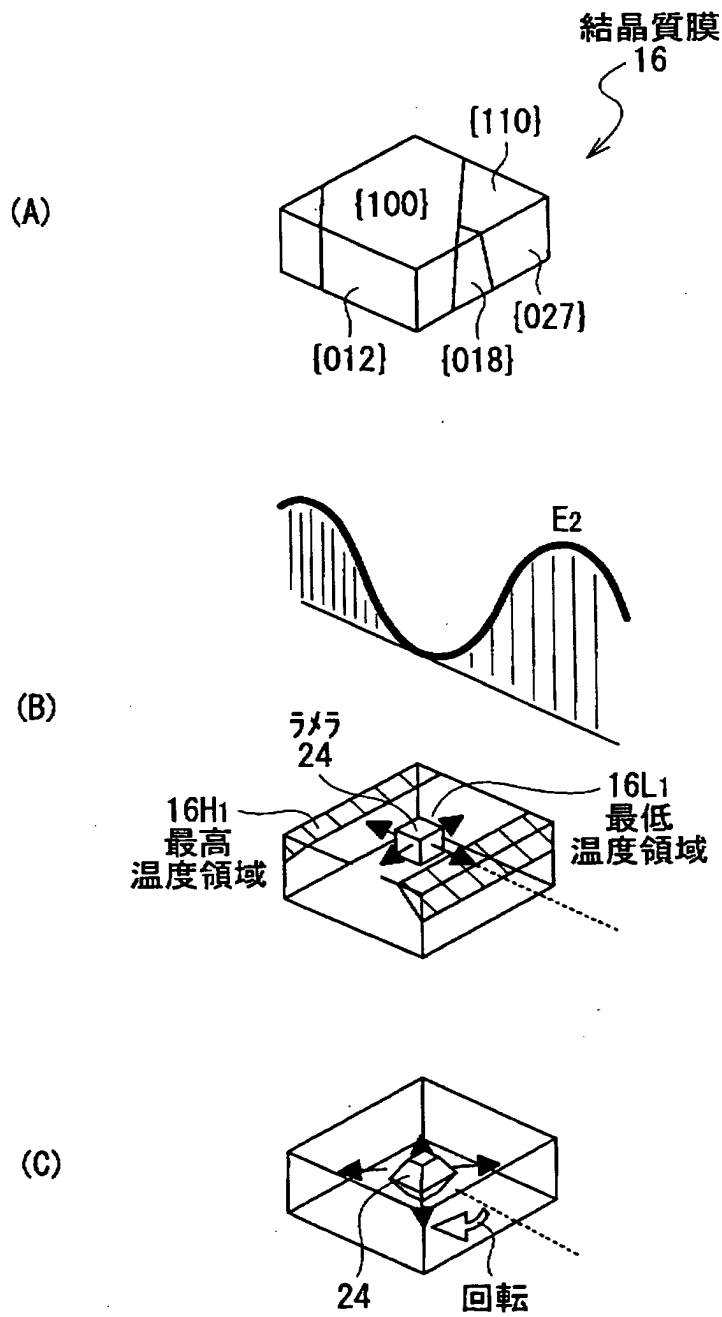
【図 1 1】



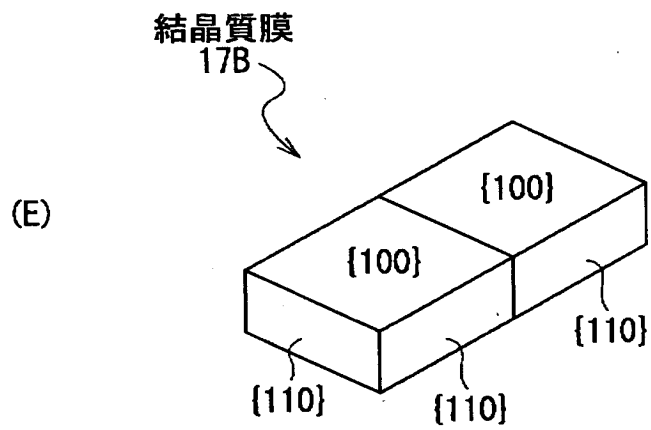
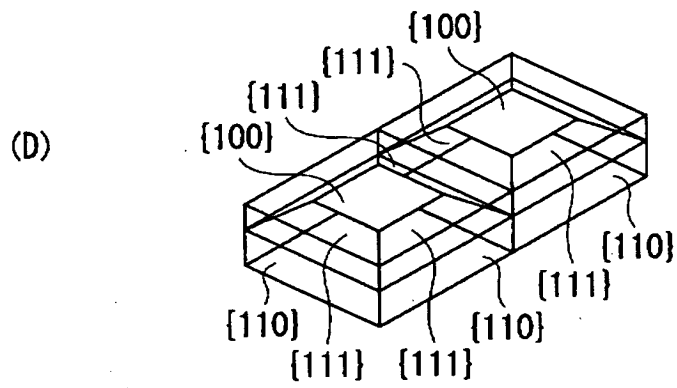
【図 1 2】



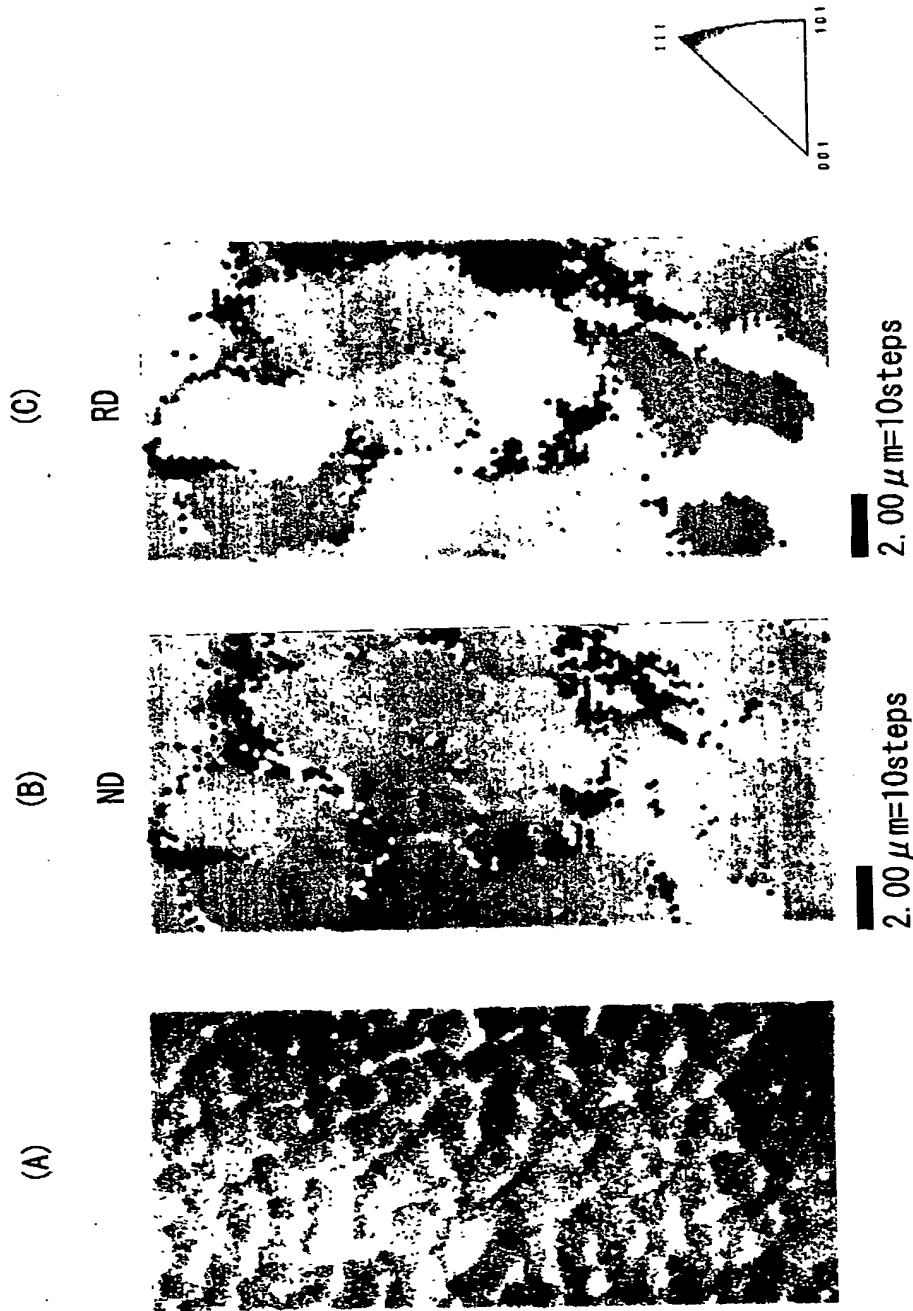
【図13】



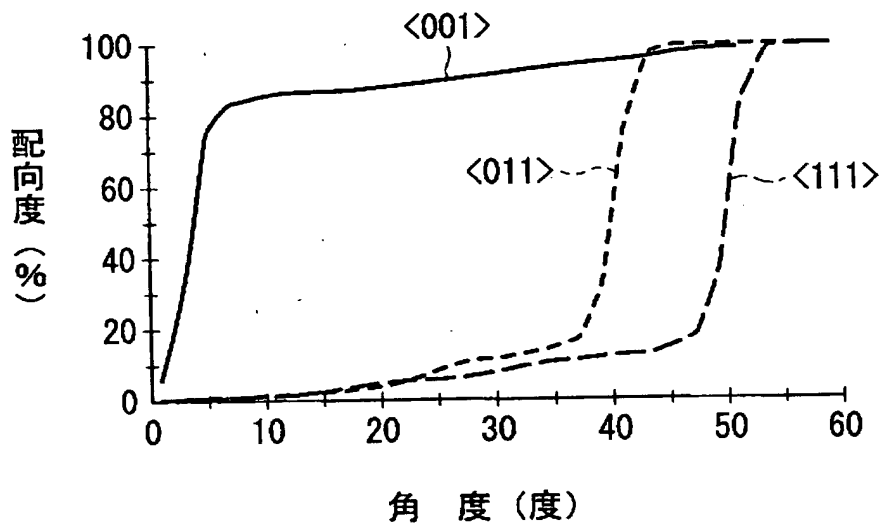
【図 1 4】



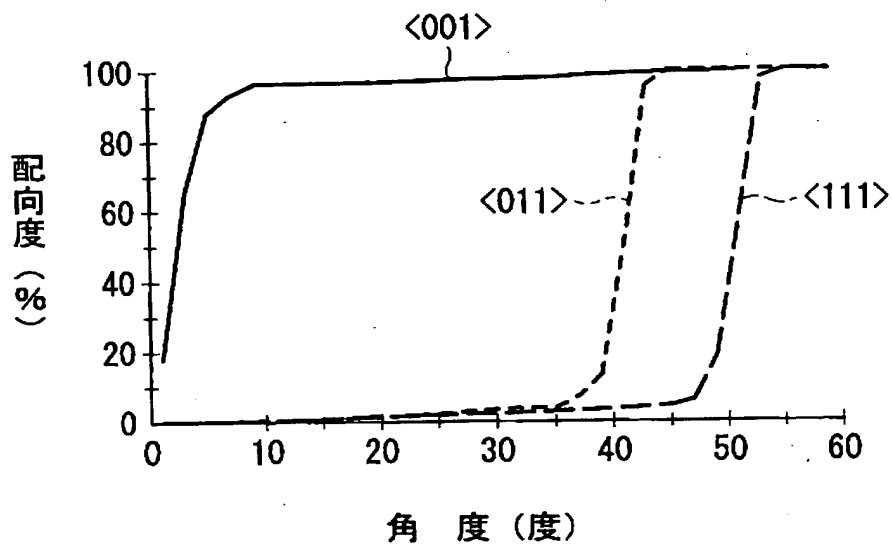
【図 15】



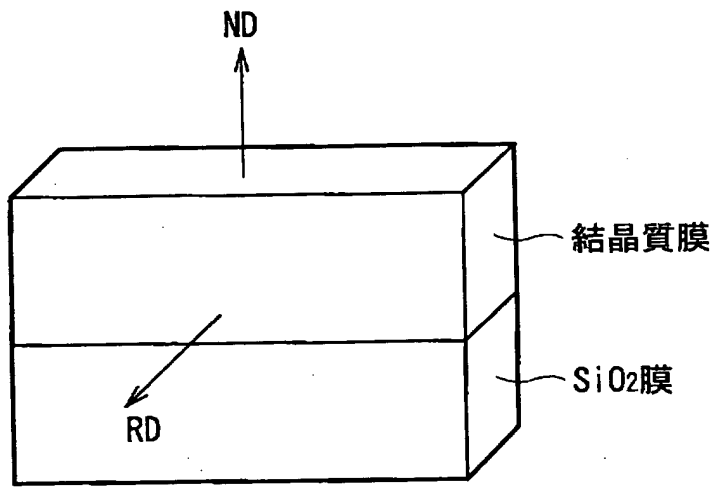
【図 1 6】



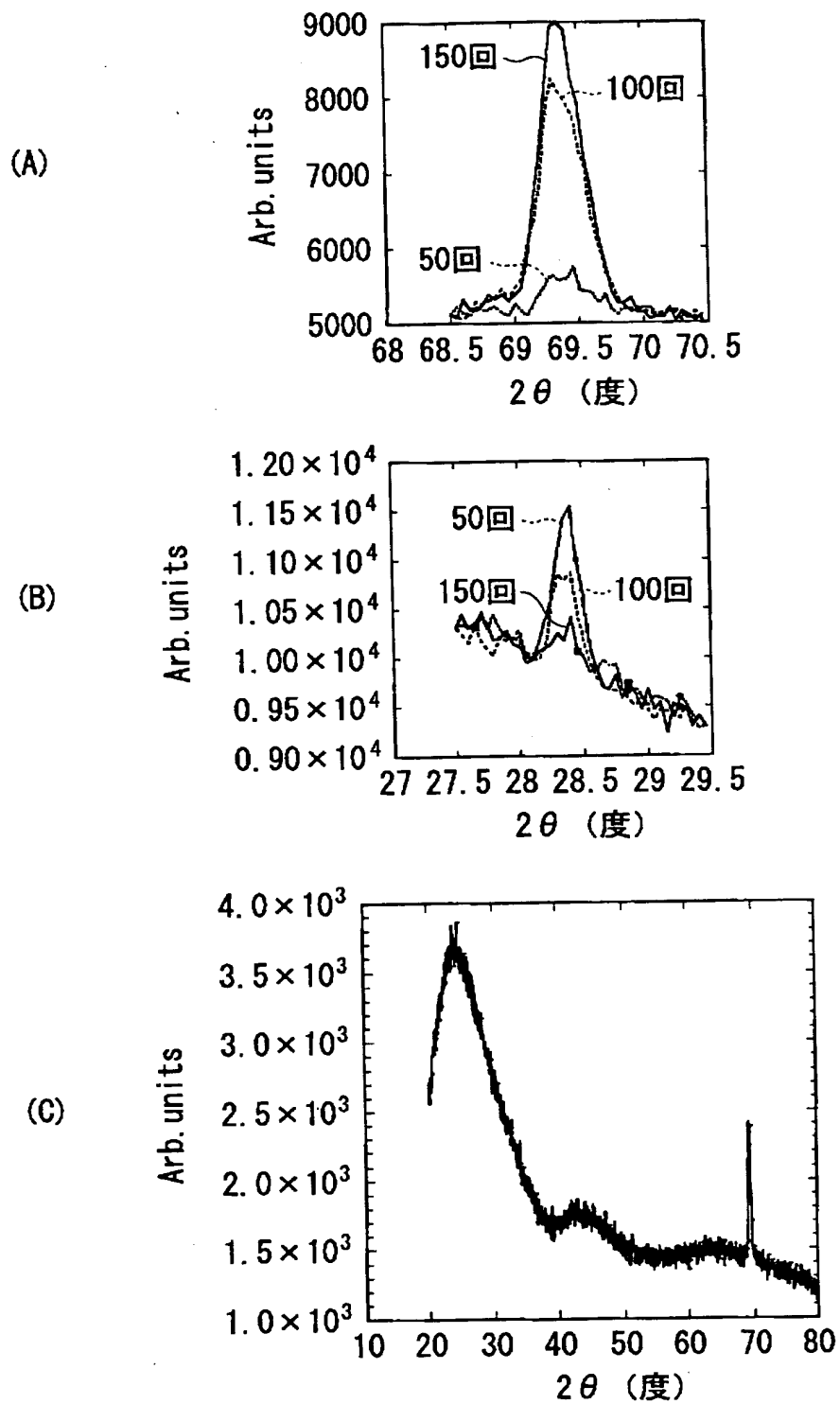
【図 1 7】



【図 1 8】



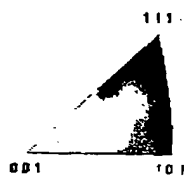
【図19】



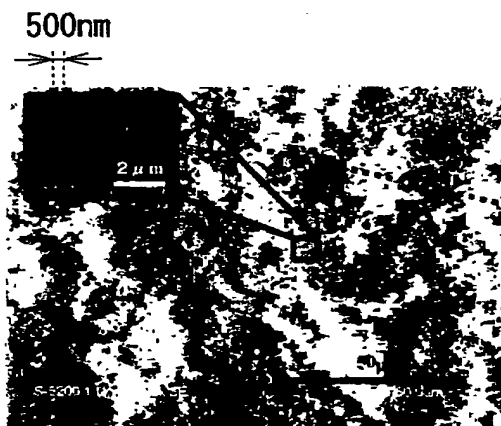
【図20】



4.50 μm=45steps IPF[100]



【図21】



Magnified view

【書類名】 要約書

【要約】

【課題】 結晶性をより向上させることのできる結晶質半導体材料の製造方法およびそれを利用した半導体装置の製造方法を提供する。

【解決手段】 XeClエキシマレーザを用いて非晶質膜14に対して一様に150回のパルス（エネルギービームE1）照射を行う。このときの温度は、非晶質膜14において、基板11の垂直方向に対して{100}面方位を有するシリコンの結晶粒が部分的に溶融すると共に、シリコンの非晶質または{100}以外の面方位を有する結晶粒が溶融するものである。シリコン酸化膜13と液相シリコンの間で{100}面方位を有する結晶が新たに発生し、この発生したシリコンの結晶が確率的に結合し{100}面方位を有する結晶粒が新たに形成されることが繰り返される。基板11の垂直方向に対して{100}面方位に優先配向され、シャープな粒界を有する正形状の結晶質膜が形成される。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社